ЦИФРОВЫЕ ИНТЕГРАЛЬНЫЕ МИКРОСХЕМЫ ШИРОКОГО ПРИМЕНЕНИЯ КАК НАСТРАИВАЕМЫЕ МОДУЛИ

5-1. ОЦЕНКА ЛОГИЧЕСКОЙ ЭФФЕКТИВНОСТИ МИКРОСХЕМ

Обоснованный выбор интегральных микросхем (ИМС) из числа существующих, а также теоретические основания для построения новых невозможны без разработки и использования критериев их логической эффективности.

Разрабатываемые критерии должны: а) иметь ясный физический смысл, т. е. быть связанными с той или иной интересующей нас характеристикой предстоящей схемной реализации (например, с числом корпусов ИМС); б) быть конструктивными - позволять целенаправленно влиять на характеристики схем, ими определяемые; в) учитывать свойства используемых логических элементов и реализуемых алгоритмов функционирования; г) учитывать особенности используемых методов синтеза, так как логический модуль является эффективным лишь тогда, когда имеется метод синтеза схем на таких модулях, позволяющий использовать все его логические возможности.

Традиционный способ оценки качества выбора логических элементов основан на подсчете их числа, потребного для реализации некоторого гипотетического устройства [53]. С другой стороны, в ряде работ [16, 34, 37] эффективность модулей оценивается числом подфункций, которые могут быть получены.; при настройке. Однако большое число подфункций само по себе еще не свидетельствует о высокой эффективности модуля, так как доля числа подфункций, реализуемых модулем, по отношению к теоретически возможному числу функций от того же числа переменных может быть при этом чрезвычайно малой. Кроме того, введенные в этих работах коэффициенты обладают и тем недостатком, что они не входят в оценки числа модулей, требующихся для предстоящей реализации заданной формулы. Поэтому, например, при оценке логической эффективности некоторого модуля с числом входов M - числом порождаемых им подфункций - остается неясным, сколько же таких модулей понадобится для реализации конкретной формулы из h букв в случае, если $h > M$.

Кроме того, неясно и другое: если некоторый другой модуль порождает меньшее число подфункций, то потребуется ли для реализации заданной формулы таких модулей больше, чем модулей, более эффективных по этому критерию?

В данном параграфе предлагается критерий логической эффективности, позволяющий устранить указанные недостатки и удовлетворяющий требованиям, приведенным выше.

Для класса K-универсальных модулей, рассмотренных в гл. 3,1 такой критерий может быть найден, если их логическую эффективность оценивать значением коэффициента K - числом букв, для которого рассматриваемый модуль универсален в классе формул в некотором базисе. Этот коэффициент входит в знаменатель оценок сложности предстоящей реализации:

$$\left]\frac{h-1}{K-1}\right[\le L \le \left]\frac{2(h-1)}{K}\right[, \qquad (5\text{-}1)$$

и поэтому можно утверждать, что он достаточно объективно характеризует логические возможности модуля, так как чем выше его значение (чем от большего числа букв модуль универсален), тем меньшее число этих модулей требуется для реализации произвольной формулы из h букв.

Кроме того, введенный показатель обладает и тем свойством, что если имеется два модуля с коэффициентами логической эффективности K_1 и K_2, причем $K_1 > K_2$, то не может быть найдено ни одной формулы ни при каком числе букв в ней, для реализации которой потребуется модулей первого типа больше, чем модулей второго типа.

Введем коэффициент логической эффективности многофункционального модуля таким образом, чтобы с его помощью логическая эффективность универсального модуля могла быть определена как частный случай. Предполагая, что любая формула в массиве реализуемых формул от фиксированного числа букв равновероятна, определим коэффициент логической эффективности многофункционального модуля

$$K_э = \sum_{i=1}^{v} \frac{\Phi(i)}{S(i)}, \qquad (5\text{-}2)$$

где $\Phi(i)$ - число *PN*-типов бесповторных формул из i букв, реализуемых модулем при настройке; v - максимальное число букв, для которого модуль при настройке реализует бесповторные формулы; *S(i)* -число *PN* -типов бесповторных формул из i букв. Определим значение этого коэффициента для модуля, структура которого описывается формулой $y = x_1x_2 \vee x_3x_4$.Этот модуль при настройке реализует: одного представителя *PN* -типов бесповторных формул в базисе $\{\&, \vee, \bar{\ }\}$ из одной буквы (1), двух представителей типов формул из двух букв (1 + 1; 2), двух из четырех представителей типов формул из трех букв (2+1; 1 + 1) и одного из возможных десяти представителей типов формул из четырех букв (2 + 2). Поэтому для этого модуля

$$K_э = \frac{1}{1} + \frac{2}{2} + \frac{2}{4} + \frac{1}{10} = 2,6.$$

Введенный коэффициент логической эффективности может интерпретироваться как эквивалентное число информационных входов. Поэтому, несмотря на то что рассмотренный модуль имеет четыре входа, при его применении для достаточно большого массива формул у него удается использовать в среднем лишь 2,6 входов, а остальные входы используются для настройки.

Необходимо отметить, что так как *К* -универсальный модуль реализует при настройке все бесповторные формулы из 1, 2,..., *К* букв, то для него $K_э = K$, и поэтому введенный коэффициент может использоваться в усредненной оценке сложности

предстоящей реализации в базисе многофункциональных модулей, которая при этом имеет вид

$$\left]\frac{h-1}{K_э - 1}\right[\le L' \le \left]\frac{2(h-1)}{K_э}\right[. \quad (5\text{-}3)$$

Таким образом, предложенный коэффициент логической эффективности многофункциональных модулей обладает тем свойством, что входит в оценку сложности предстоящей реализации булевых формул в базисе таких модулей. Это позволяет установить связь между логической эффективностью модулей и их числом, необходимым для реализации заданной булевой формулы, что не удавалось сделать при использовании других показателей оценки логической эффективности.

Предложенный коэффициент может быть использован для оценки функциональных возможностей практически любого комбинационного логического элемента или серии комбинационных логических элементов, рассматриваемых при этом как многофункциональный логический модуль. Действительно, любая комбинационная схема с *v* входами может рассматриваться как многофункциональный модуль, так как при его настройке (подаче констант и отождествлении входов) она способна реализовать различные булевы формулы от меньшего числа букв. Аналогично, серия логических элементов, реализующих соответственно различные формулы $f_1, f_2, ..., f_a$, может условно рассматриваться как один многофункциональный модуль, имеющий $\beta > \alpha$ настроек.

Введенный коэффициент логической эффективности, ориентированный на класс бесповторных формул, может быть использован для широкого класса ИМС, выпускаемых промышленностью, структура которых описывается формулами, бесповторными в базисе $\{\&, \vee, \bar{\ }\}$. Этот же коэффициент может применяться также и для модулей, структура которых описывается повторными формулами, если эти модули в результате настройки реализуют бесповторные формулы. В качестве примера таких элементов могут быть приведены многофункциональные логические модули, входящие в состав серий 108 и 511 [59].

Рассмотрим в качестве примера два модуля, структура первого из которых описывается формулой

$$y_1 = \overline{x_1x_2 \vee x_3x_4 \vee x_5x_6 \vee x_7x_8x_9},$$

а второго -

$$y_2 = \overline{x_1x_2 \vee x_3x_4 \vee x_5x_6x_7 \vee x_8x_9x_{10}x_{11}}.$$

Эти модули (К1ЛР333 и К1ЛР342) являются наиболее сложными из комбинационных схем, входящих соответственно в состав серий 133 и 134. Оценим логические возможности этих ИМС. Для этого для каждой из них определим представителей всех типов бесповторных формул в базисе $\{\&, \vee, \bar{\ }\}$, реализуемых при настройке.

В табл. 5-1 приведены значения $\Phi(i)$ для рассматриваемых ИМС, а также значения $S(i)$.

Определим значения $K_э$ для рассматриваемых ИМС:

$$K_{э1} = \frac{1}{1} + \frac{2}{2} + \frac{4}{4} + \frac{8}{10} + \frac{10}{24} + \frac{12}{66} + \frac{9}{180} + \frac{4}{522} + \frac{1}{1532} = 4,46;$$

$$K_{э2} = \frac{1}{1} + \frac{2}{2} + \frac{4}{4} + \frac{10}{10} + \frac{17}{24} + \frac{26}{66} + \frac{32}{180} + \frac{30}{522} + \frac{18}{1532} + \frac{7}{4624} + \frac{1}{14136} = 5,35.$$

Оценим теперь функциональные возможности ИМС серии 108 [51]. Для реализации комбинационных схем в состав этой серии введен многофункциональный логический модуль К1ЖЛ081, рассмотренный в § 3-4. Структура

Таблица 5-1

Функциональные возможности микросхем К1ЛР333 и К1ЛР342

i	1	2	3	4	5	6	7	8	9	10	11
$\Phi_1(i)$	1	2	4	8	10	12	9	4	1	-	-
$\Phi_2(i)$	1	2	4	10	17	26	32	30	18	7	1
$S(i)$	1	2	4	10	24	66	180	522	1532	4624	14136

Этого модуля, имеющего два выхода – прямой и инверсный, описывается следующими повторными формулами:

$$F_1(x_1,...,x_{10}) = x_1x_2x_3x_4x_5x_6x_7\bar{x}_8\bar{x}_9\bar{x}_{10} \vee (x_1x_2 \vee x_3x_4 \vee x_5x_6 \vee x_7x_8)x_9\bar{x}_{10} \vee$$
$$\vee(x_1x_2x_3x_4 \vee x_5x_6x_7x_8)\bar{x}_9x_{10} \vee (x_1x_2x_3 \vee x_4x_5x_6 \vee x_7 \vee \bar{x}_8x_9x_{10});$$
$$F_2(x_1,...,x_{10}) = \overline{F_1(x_1,...,x_{10})}.$$

В состав этой серии входит также кворум-элемент «3 из 4» (К.1ЛР081), описываемый формулой

$$F(x_1,...,x_8) = (x_1 \vee x_2)x_3x_4 \vee (x_5 \vee x_6)x_7x_8.$$

Микросхема К1ЖЛ081 реализует при настройке большое число различных функций, однако, поскольку общее число произвольных булевых функций

растет, как 2^{2^n}, то вероятность использования этой ИМС в классе всех булевых функций от сравнительно большого числа входов практически равна нулю. Поэтому рассмотрим функциональные возможности этой микросхемы в классе бесповторных формул в базисе $\{\&, \vee, \bar{\ }\}$. Одновременно оценим также логическую эффективность ее при добавлении кворум-элемента.

В работе [5] содержится таблица, в которой приведены все бёсповторные формулы, реализуемые этими ИМС при настройке. Значения $\Phi_j(i)$ для микросхемы К1ЖЛ081 $[\Phi_3(i)]$ и для совместного использования этой микросхемы и микросхемы К1ЛР081 $[\Phi_4(i)]$ даны в табл. 5-2.

При этом

$$K_{э3} = \frac{1}{1} + \frac{2}{2} + \frac{4}{4} + \frac{10}{10} + \frac{24}{24} + \frac{58}{66} + \frac{50}{180} + \frac{26}{522} = 6,21;$$

$$K_{э4} = \frac{1}{1} + \frac{2}{2} + \frac{4}{4} + \frac{10}{10} + \frac{24}{24} + \frac{61}{66} + \frac{52}{180} + \frac{27}{522} = 6,265.$$

Из приведенных результатов следует, что рассматриваемый модуль универсален в классе бесповторных формул из пяти и менее букв, так как он способен реализовать любую формулу в базисе $\{\&, \vee, \bar{\ }\}$ из этого числа букв при равнодоступности прямого и инверсного выходов *ИИ.* Поэтому реализация любой формулы из пяти и менее букв, заданной в этом базисе, на одном таком модуле гарантирована. Таким образом, в этом случае

$$L \le \left]\frac{2(h-1)}{5}\right[.$$

Из табл. 5-2 следует также, что расширение базиса серии за счет использования кворум-элемента как многофункционального модуля практически

Таблица 5-2

Функциональные возможности ИМС серии 108

i	1	2	3	4	5	6	7	8	9	10
$\Phi_3(i)$	1	2	4	10	24	58	50	26	-	-
$\Phi_4(i)$	1	2	4	10	24	61	52	27	-	-

не увеличивает логическую эффективность серии и не обеспечивает ее универсальности при реализации формул в базисе $\{\&, \vee, \bar{\ }\}$ из шести букв.

В заключение этого параграфа рассмотрим вопрос об оценке логических возможностей модулей в классе бесповторных ДНФ. При этом необходимо отметить что модуль, универсальный в классе бесповторных формул в базисе $\{\&, \vee, \bar{\ }\}$ из K_1 букв, может быть одновременно универсальным в классе бесповторных ДНФ из K_1 букв, где $K_2 > K_1$, что в ряде случаев может позволить снизить верхнюю оценку сложности.

Так, исследование функциональных возможностей микросхемы ЮЖЛ081 в классе бесповторных ДНФ показало, что она универсальна в этом классе

Таблица 5-3

Функциональные возможности микросхемы К1ЖЛ081 в классе бесповторных ДНФ

i	1	2	3	4	5	6	7	8
$\Phi_5(i)$	1	2	3	5	7	11	9	8
$S_1(i)$	1	2	3	5	7	11	15	22

из шести и менее букв при равнодоступности прямых и инверсных выходов *ИИ* (табл. 5-3). В таблице приведены также теоретические значения числа *PN*-типов бесповторных ДНФ. При этом

$$K_э^{'} = \frac{1}{1} + \frac{2}{2} + \frac{3}{3} + \frac{5}{5} + \frac{7}{7} + \frac{11}{11} + \frac{9}{15} + \frac{8}{22} = 6,964.$$

Связь между функциональными возможностями модулей, универсальных в классе ДНФ из K' букв, и числом этих модулей, требующимся для реализации произвольной формулы в базисе $\{\&, \vee, \bar{\ }\}$ из h букв, число скобок в которой равно c, устанавливается, как было показано в гл. 4, соотношением

$$L \le \left]\frac{h-1}{\left[\frac{K'}{2}+1\right]}\right[+ \frac{c}{2}. \qquad (5\text{-}3)$$

Для рассматриваемой ИМС это соотношение имеет вид

$$L \le \left]\frac{h-1}{4}\right[+ \frac{c}{2}.$$

Таким образом,

$$L \le \min\left\{\left]\frac{2(h-1)}{5}\right[; \left]\frac{h-1}{4}\right[+ \frac{c}{2}\right\}.$$

5-2. ПОСТРОЕНИЕ ЛОГИЧЕСКИХ СХЕМ НА МИКРОСХЕМАХ

Применение предложенных в гл. 4 методов реализации логических устройств на НЛМ из ФЭ не предполагает обязательного использования специально сформированных модулей. Действительно, для использования этих методов требуется иметь элементы, реализующие необходимую номенклатуру бесповторных формул из определенного числа букв. Эти формулы могут реализовываться модулем одного типа, но возможен вариант использования набора стандартных реализаций этих формул. Каждая стандартная реализация может формироваться из любых серийно выпускаемых функциональных элементов, и в том числе из ИМС.

Обладая набором стандартных реализаций всех представителей типов бесповторных формул из *К* и менее букв, нетрудно построить схему, соответствующую формуле длиной до *К* букв, так как для этого достаточно выбрать требуемую схему из упомянутого набора (каталога). Если реализуемая формула содержит более *К* букв, то она может быть построена на базе метода, изложенного в гл. 4, в виде схемы из стандартных реализаций. Таким образом, для рационального использования серий ИМС, выпускаемых промышленностью, необходимо предварительно исследовать их функциональные возможности с целью построения таблиц стандартных оптимальных реализаций представителей всех *PN*-типов формул, бесповторных в базисе $\{\&, \vee, \bar{\ }\}$, для возможно большего числа букв K^{max}.

В процессе построения указанных таблиц путем перебора выполняется условное расширение базиса серии за счет построения из вентилей, входящих в микросхемы серии, всех возможных одновыходных схем без обратных связей. Максимальная сложность каждой схемы не превосходит наперед заданного числа корпусов, определяемого допустимым объемом выполняемого перебора.

Необходимо отметить, что указанная процедура исследования функциональных возможностей при фиксированной номенклатуре серии выполняется лишь однажды, а затем осуществляется блочный синтез с использованием найденных стандартных оптимальных реализаций.

Наличие таблиц оптимальных реализаций представителей всех *PN*-типов бесповторных формул в указанном базисе для K^{max} и менее букв позволяет осуществлять реализацию формул этого класса путем выбора из таблицы соответствующей минимальной схемы, и, следовательно, чем больше значение K^{max}, для которого построены таблицы, тем реже приходится выполнять собственно процедуру синтеза. Для формул, число букв в которых больше K^{max}, осуществляется синтез с использованием построенных таблиц.

Изложив общий подход к рациональному использованию серий рассмотрим этот вопрос применительно к микросхемам серии 133, наиболее широко применяемым в настоящее время при построении управляющих логических устройств на микроэлектронной элементной базе.

При этом воспользуемся ИМС следующих шести типов: К.1ЛБ333, К.1ЛБ334, К1ЛБ331, К1ЛБ332, К1ЛР331, К1ЛР333 [51]. Первые четыре ИМС содержат вентили «И - НЕ» на два, три, четыре и восемь входов, а две остальные имеют более высокий уровень схемной интеграции: первая из них содержит два вентиля, структура которых описывается формулой $y = \overline{x_1 x_2 \vee x_3 x_4}$, а вторая - один вентиль $y = \overline{x_1 x_2 \vee x_3 x_4 \vee x_5 x_6 \vee x_7 x_8 x_9}$.

Излагаемый подход базируется на следующих основных положениях:

а) рассматриваемые элементы имеют структуру, описываемую бесповторными формулами в базисе $\{\&, \vee, \bar{\ }\}$;

б) рациональное использование элементов серии требует предварительного исследования всех функциональных возможностей в классе бесповторных формул в базисе $\{\&, \vee, \bar{\ }\}$ каждого из элементов серии и схем из них, рассматриваемых как новые элементы серии;

в) любой логический элемент серии, имеющий более одного входа, или схема из логических элементов рассматривается как многофункциональный модуль, настраиваемый на реализацию бесповторных формул в базисе $\{\&, \vee, \bar{\ }\}$.

г) вся совокупность элементов, входящих в серию, и схемы из них условно рассматриваются как один многофункциональный модуль, настраиваемый на реализацию бесповторных формул;

д) для каждой бесповторной формулы, реализуемой модулем в результате настройки, приводится в специальной таблице простейшая ее реализация в базисе рассматриваемой серии;

е) настройка этого условного модуля осуществляется сочетанием следующих способов: выбором требуемой схемы или элемента серии; приравниванием части входных сигналов нулю или единице; объединением входов.

На основе изложенного подхода было найдено путем перебора более 90 объединенных в каталог схем из вентилей, входящих в эти ИМС. Конструктивная сложность этих схем не превышает 1¼ корпуса.

Для каждой из схем были найдены все бесповторные формулы в базисе $\{\&, \vee, \bar{\ }\}$, реализуемые при настройке, и для каждой такой формулы были выбраны простейшие реализации, в результате чего была сформирована таблица оптимальных реализаций.

Эта таблица позволяет найти для каждого *PN*-типа бесповторных формул в базисе $\{\&, \vee, \bar{\ }\}$ из шести и менее букв, а также для некоторых типов формул для большего числа букв по крайней мере по одному представителю, реализуемому оптимально.

Использование построенных таблиц позволяет без синтеза находить минимальные реализации произвольных формул в базисе $\{\&, \vee, \bar{\ }\}$ из шести и менее букв при условии равнодоступности прямых и инверсных выходов *ИИ,* а также из трех и менее букв при условии неравнодоступности выходов *ИИ.*

Эти таблицы являются также основой для определения оценок сложности предстоящих реализаций в базисе ИМС примеряемой серии.

Число корпусов, требующихся для реализации формулы, заданной в базисе $\{\&, \vee, \bar{\ }\}$ из h букв, при использовании *PN*-классификации удовлетворяет неравенству

$$L \le \min_K \left\{ a_K \left] \frac{2(h-1)}{k} \right[\right\}, \qquad (5\text{-}4)$$

где a_K - часть корпуса, требующегося для реализации представителя наиболее сложного PN -типа бесповторных формул в указанном базисе из K букв.

Зафиксируем для построенной таблицы значение $a_K \max$; тогда ввиду того что увеличение числа букв в формуле на одну не может привести к увеличению $a_K \max$ более чем на a_2 корпусов, для формулы из h букв будет выполняться соотношение

$$L \le \left] a_K \max + i a_2 \right[, \qquad (5\text{-}5)$$

где

$$i = h - K^{\max}.$$

Таким образом, объединяя найденные соотношения, получим

$$L \le \min\left(\min_K \left\{ a_K \left] \frac{2(h-1)}{k} \right[\right\}; a_K \max + i a_2 \right). \quad (5\text{-}6)$$

Выше отмечалось, что использование PN -классификации возможно лишь в случаях, когда прямые и инверсные выходы *ИИ* равнодоступны, или при применении инверторов. При неравнодоступности выходов и отсутствии инверторов должна использоваться *P*-классификация. При этом в приведенные выше соотношения вместо коэффициента a_K должен подставляться коэффициент b_K - часть корпуса, требующегося для реализации представителя наиболее сложного *P*-типа бесповторных формул в указанном базисе из *К* букв.

Найденные оценки могут быть использованы также в качестве верхних оценок величины

$$L' = \sum_{i=1}^{L} \frac{t_{i3}}{t_i} \qquad (5\text{-}7)$$

при замене коэффициента $a_K(b_K)$ в соотношении (5-6) на коэффициент $a'_K(b'_K)$. При этом: t_{i3} -число задействованных вентилей в i -й микросхеме; t_i - общее число вентилей в i -й микросхеме; $a'_K(b'_K)$ - значение показателя L' для представителя наиболее сложного PN -типа (*P*-типа) формул, бесповторных в базисе $\{\&, \vee, \bar{\ }\}$ из *К* букв.

Значения введенных коэффициентов для микросхем серии 133, полученные на основе анализа таблицы оптимальных реализаций, приведены в табл. 5-4.

Более подробное исследование таблиц оптимальных реализаций позволил определить значения коэффициентов $K_э$ и $K'_э$ для ИМС рассматриваемы серии при сложности реализации, не превышающей одного корпуса:

$$K_э=\frac{1}{1}+\frac{2}{2}+\frac{4}{4}+\frac{10}{10}+\frac{22}{24}+\frac{24}{66}+\frac{14}{180}+\frac{5}{522}+\frac{1}{1532}=5,37;$$

$$K'_э=\frac{1}{1}+\frac{2}{2}+\frac{4}{4}+\frac{10}{10}+\frac{24}{24}+\frac{35}{66}+\frac{16}{180}+\frac{5}{522}+\frac{1}{1532}=5,63.$$

Перейдем к изложению процедуры реализации нормальнее булевой формулы, заданной в базисе $\{\&,\vee,\bar{\ }\}$, на основе таблицы оптимальных реализаций. Эта процедура не гарантирует

Таблица 5-4

Значения коэффициентов в оценках сложности предстоящих реализаций для микросхем серии 133

K	2	3	4	5	6
b_K	$\frac{3}{4}$	-	-	-	-
a_K	$\frac{1}{2}$	$\frac{2}{3}$	1	-	-
b'_K	$\frac{3}{4}$	1	-	-	-
a'_K	$\frac{1}{2}$	$\frac{7}{12}$	$\frac{5}{6}$	1	$1\frac{1}{4}$

нахождения минимальный решений при $K>6$, но позволяет строить схемы, сложность которых не превосходит верхних оценок, указанных выше.

Процедура реализации.

1.Определяются оценки сложности предстоящей реализации формулы.

2.Заданная форму представляется в виде арифметического полинома.

3.Для найденного арифметического полинома строится структурная схема, каждый элемент которо описывается арифметическим полиномом, совпадающим с полиномом наибольшей длинны из имеющихся в таблице. При этом, если при построении структурной схемы используются лишь арифметические поли номы длиной K^{max} и менее, то сходимость процесса реализации гарантирована.

4. Структурная схема преобразуется от выхода к входу. При этом арифметический полином выходного элемента не изменяете и для него выбирается формула, имеющая простейшую реализацию из всех формул, приведенных в таблице для этого поли нома. Выбор булевых формул для элементов последующих слое осуществляется по правилу: если от выхода рассматриваемого элемента до выхода схемы (после выбора для всех элементов, соединяющих выход этого элемента с выходом схемы, форму, имеющих простейшие реализации) сигнал «проходит» четно число инверсий, то его арифметический полином не изменяете, и для него выбирается формула, имеющая простейшую реализацию из всех формул, приведенных в таблице для этого полинома если сигнал «проходит» нечетное число инверсий, то арифметический полином заменяется на «дополнительный» и для нового полинома выбирается формула, имеющая простейшую реализацию в указанном выше смысле.

В преобразованной структурной схеме для каждого элемента оказывается арифметический полином, кружками отмечаются инверсные входы и приводится номер структуры, реализующей этот полином.

5. Каждый элемент преобразованной структурной схемы заменяется оптимальной его реализацией в соответствии с номером в таблице, указанным при этом элементе. В результате формируется схема, состоящая из вентилей используемой серии.

6. В построенной схеме устраняется избыточность, существующая в случае, если два инвертора оказываются включенными последовательно.

7. Определяется формула, реализуемая с помощью предлагаемой процедуры. Для этого от входа к выходу записывается формула, соответствующая построенной схеме. Найденная таким образом формула не принадлежит к классу нормальных, и поэтому с целью устранения инверсий над группами переменных в ней подсчитывается их число над каждой буквой и каждым знаком операции; при нечетном их числе соответствующая буква в нормальной формуле используется с инверсией, а знак операции изменяется на дополнительный.

8. Если полученная формула совпадает с заданной, то процедура логического синтеза завершается. Если полученная формула отличается от заданной расстановкой инверсий над одиночными символами

переменных, то при равнодоступности прямых и инверсных выходов *ИИ* процедура логического синтеза также заканчивается, а в случае неравнодоступности выходов *ИИ* на входах схемы, для которых имеет место указанное различие, устанавливаются инверторы, после чего процедура логического синтеза завершается.

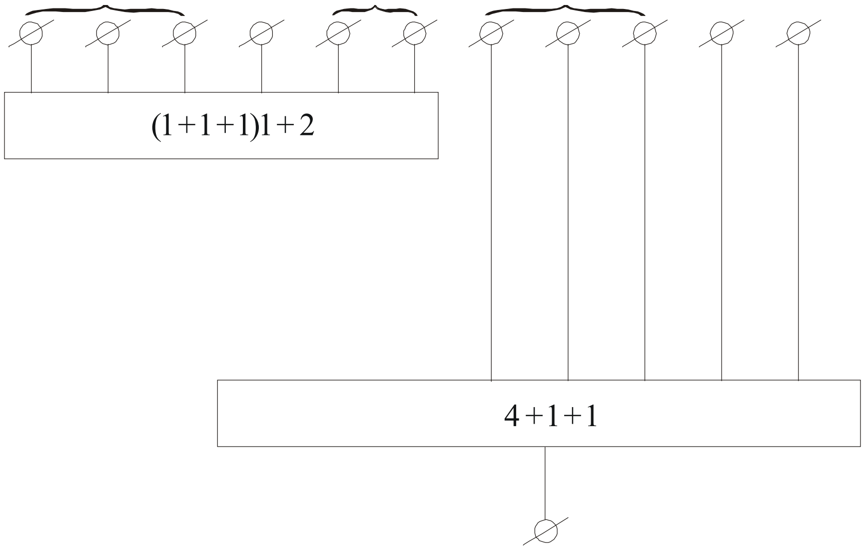
9. Вентили, входящие в построенную схему, распределяются по корпусам ИМС и объединяются между собой в соответствии с найденной схемой.
10. Определяются характеристики построенной схемы L' и L.
11. Изложенная процедура ориентирована на минимизацию показателя L'. В ряде случаев удается после построения схемы уменьшить число использованных микросхем L за счет увеличения значения показателя L'. Это возможно в тех случаях, когда в построенной схеме используются вентили «И-НЕ» и эти вентили, имеющие малое число входов, удается распределить по незадействованным вентилям «И - НЕ», имеющим большее число входов, так что число использованных микросхем уменьшается.
12. Определяются характеристики нового размещения схемы по выбранным корпусам ИМС.

Пример. Реализовать формулу

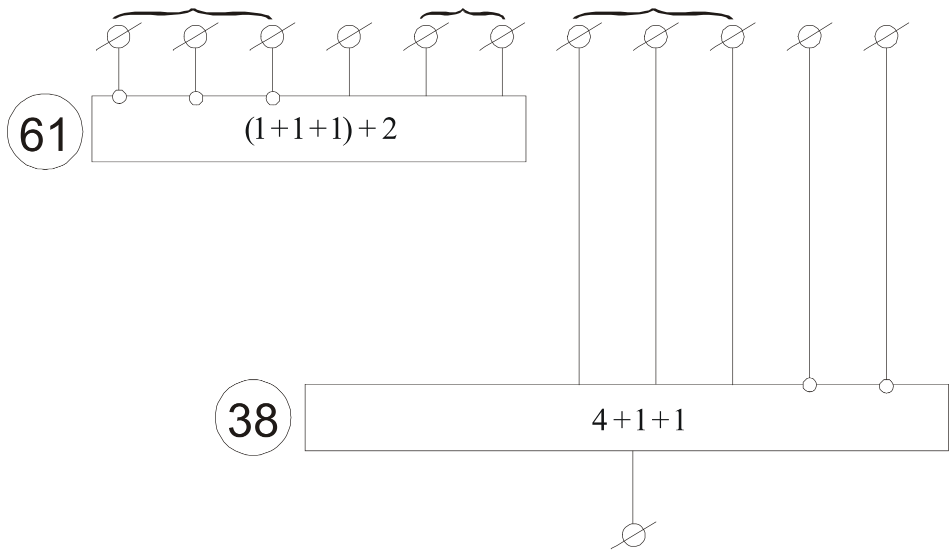
$$y = (\bar{x}_1 \vee \bar{x}_2 \vee \bar{x}_3)x_4 \vee x_5 x_6]x_7 x_8 x_9 \vee \bar{x}_{10} \vee \bar{x}_{11}$$

на ИМС серии 133.

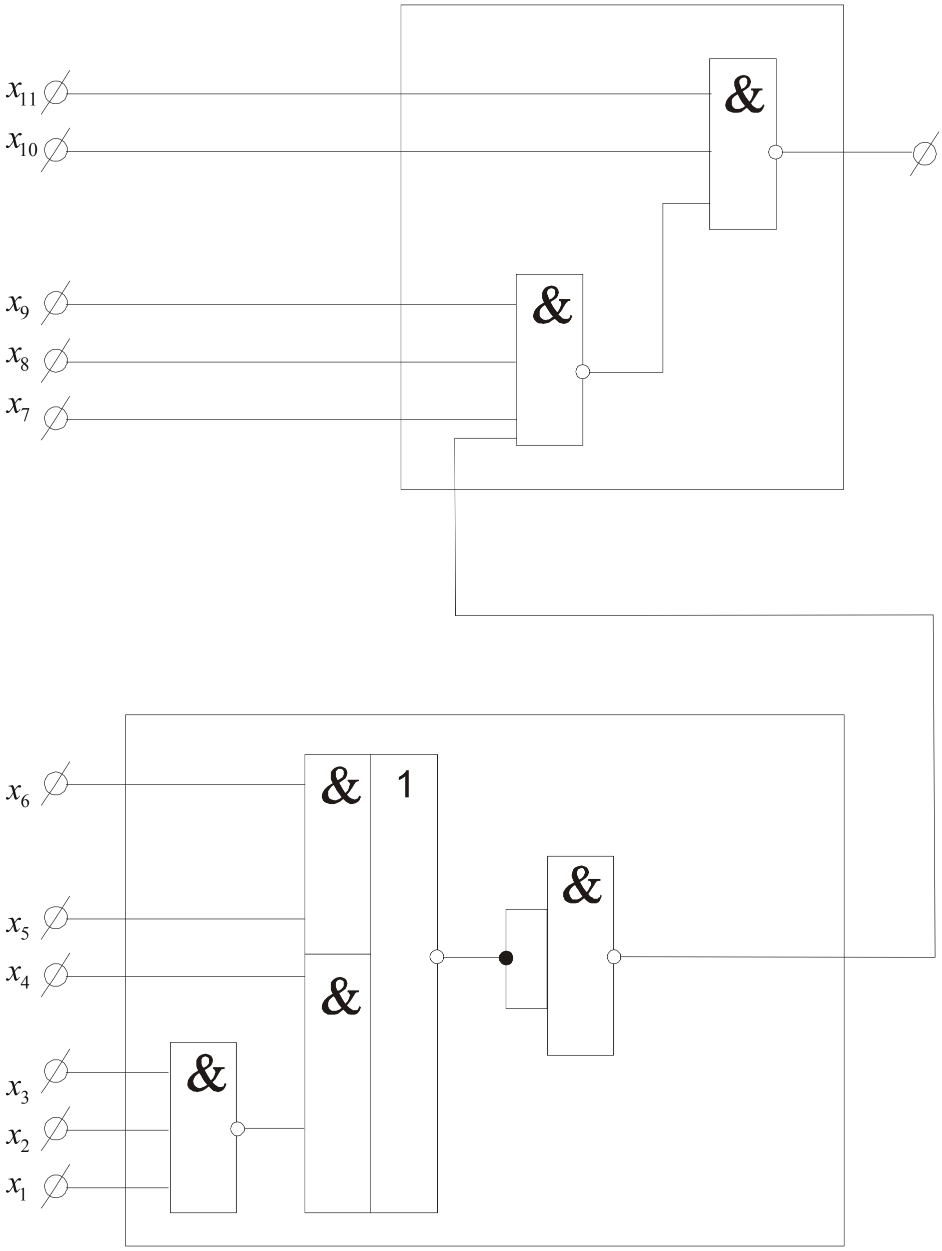
А) $[\underbrace{(1+1+1)}1+\underbrace{2}]$ $\quad \underbrace{3}+1+1$



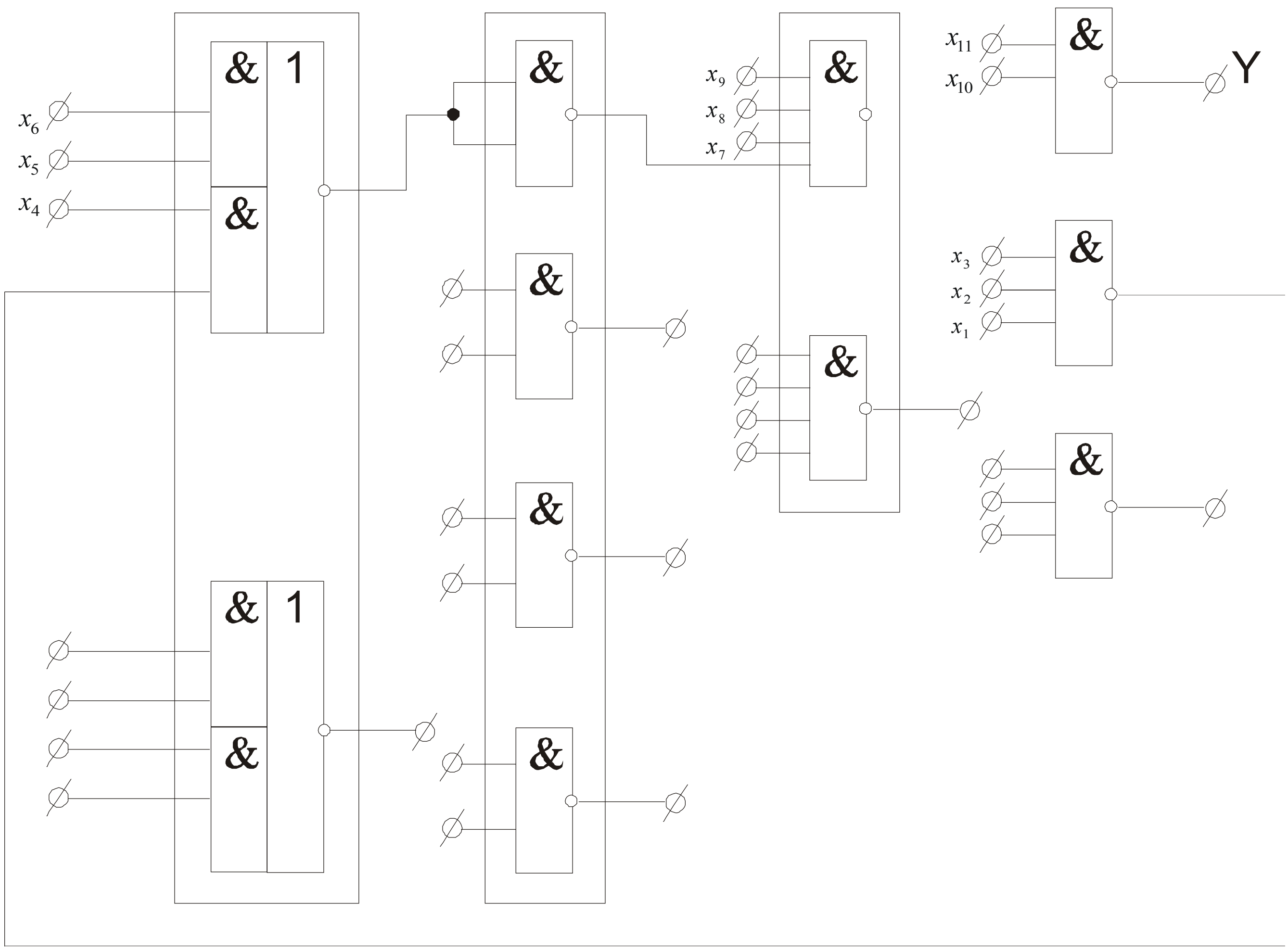
Б) $[\underbrace{(1+1+1)}1+\underbrace{2}]$ $\quad \underbrace{3}+1+1$



B)



Г)


&
1
x_6
x_5
x_4
x_9
x_8
x_7
x_{11}
x_{10}
Y
x_3
x_2
x_1

Д)

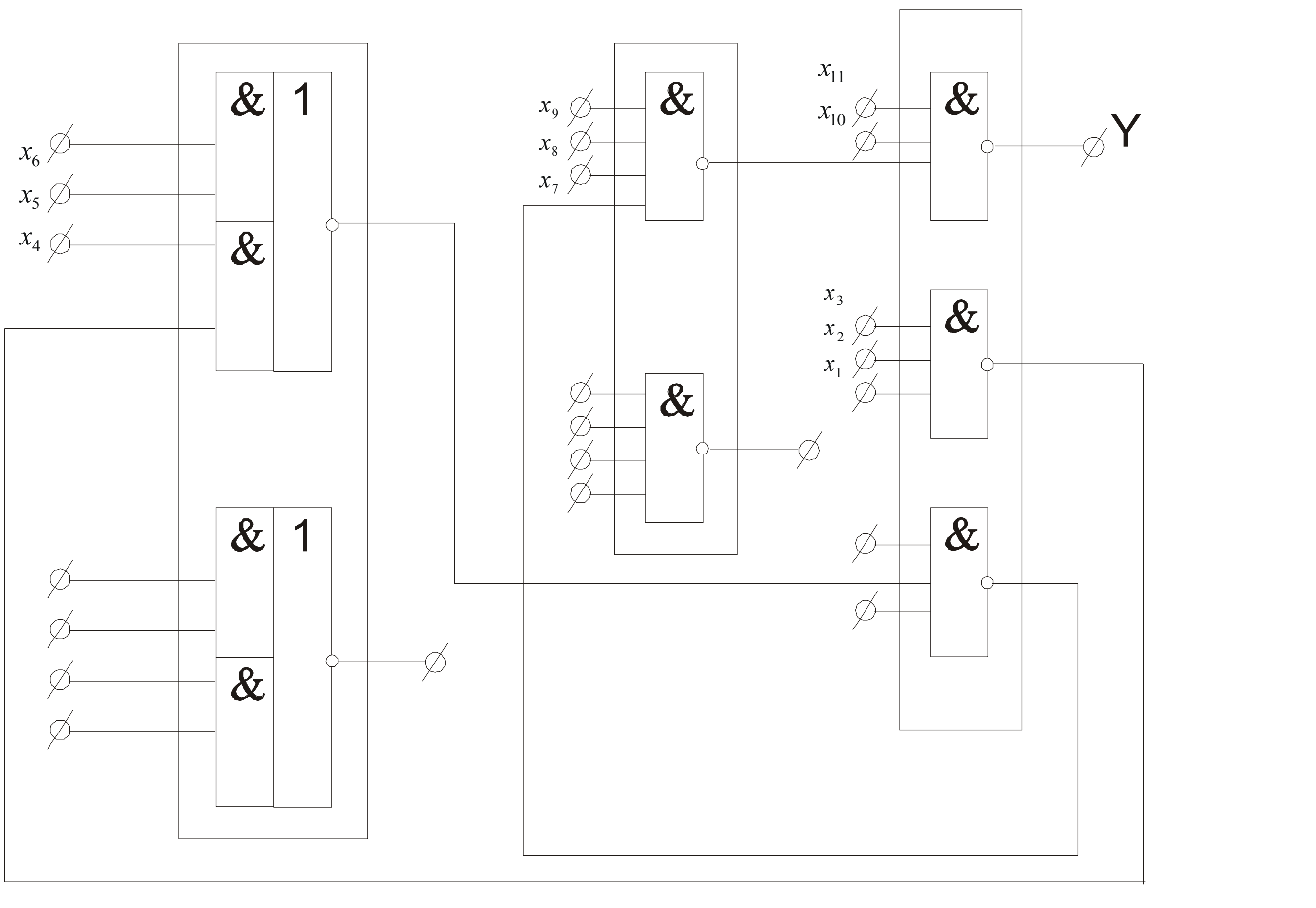

&
1
x_6
x_5
x_4
x_9
x_8
x_7
x_{11}
x_{10}
Y
x_3
x_2
x_1

Рис. 5-1. Реализация булевой формулы $y = [(\bar{x}_1 \vee \bar{x}_2 \vee \bar{x}_3)x_4 \vee x_5x_6]x_7x_8x_9 \vee \bar{x}_{10} \vee \bar{x}_{11}$ на микросхемах серии 133: *а* - структурная схема; *б* - корректированная структурная схема; *в* - схема из вентилей микросхем серии . г – распределение вентилей построенной схемы по корпусам микросхем; *д* - перераспределение вентилей построенной схемы по корпусам микросхем

1. $L' \le 3\frac{3}{4}; L \le 5.$
2. $[(1+1+1)1+2]3+1+1.$
3. Рис. 5-1,а.
4. Рис. 5-1,б.
5. Рис. 5-1,в.
6. Избыточность отсутствуют.
7. $\overline{\overline{\overline{\overline{x_1x_2x_3}x_4} \vee x_5x_6}x_7x_8x_9x_{10}x_{11}} = [(\bar{x}_1 \vee \bar{x}_2 \vee \bar{x}_3)x_4 \vee x_5x_6]x_7x_8x_9 \vee \bar{x}_{10} \vee \bar{x}_{11}.$
8. Полученная формула совпадает с заданной. Логический синтез завершен.
9. Рис. 5-1,г.
10. Характеристики построенной схемы:

$$L' = \frac{2}{3} + \frac{1}{2} + \frac{1}{2} + \frac{1}{4} = 1\frac{11}{12}; L = 4.$$

11. Рис. 5-1,д.
12. $L' = 1 + \frac{1}{2} + \frac{1}{2} = 2; L = 3.$

Примечание. При реализации заданной формулы на двухвходовых вентилях «И - НЕ» построенная схема характеризуется следующими показа гелями: $L' = 3,5; L = 4[2]$.

5-3. УНИФИКАЦИЯ БЛОКОВ ЛОГИК ПОСТРОЕННЫХ ИЗ МИКРОСХЕМ ШИРОКОГО ПРИМЕНЕНИЯ

При построении систем логического управления на ИМС обычно используется следующая иерархия схемно-конструктивных единиц (блоков): корпус - модуль - субблок (кассета)-стойка - пульт.

Методы компоновки указанных блоков могут значительно различаться - от размещения полностью законченных специализированных схем до установки элементов «россыпью» с выводом всех соединений на внешние разъемы. При использовании первого метода резко возрастает номенклатура блоков, а при втором - избыточность, так как обычно имеет место ограничение по числу внешних выводов. Кроме того, при втором методе остается неясным: какими элементами и в какой пропорции заполнить эти блоки?

Ответ на этот вопрос зависит от структуры рассматриваемых схем. В дискретных системах обычно выделяют группы регулярных и нерегулярных схем. Существенным отличием схем логического управления является то, что они в подавляющем большинстве случаев являются нерегулярными. Кроме того, специфической особенностью систем логического управления, как показано в гл. 1, является то, что *ММ,* имеющие конечное число состояний, совмещают в себе функции элементов памяти, и поэтому основная проблема при решении задачи унификации сводится к унификации нерегулярных комбинационных схем.

В известных работах [31, 45], посвященных унификации таких схем, оптимальное решение определяется десятками и сотнями типов блоков. Столь широкая номенклатура блоков объясняется тем, что обычно задачи синтеза схем и их разбиения решались последовательно и независимо.

Действительно, традиционное решение задачи проектирования нерегулярных комбинационных схем обычно состоит из двух основных этапов: а) логического проектирования, в ходе которого разрабатывается принципиальная логическая схема в базисе вентилей, входящих в состав используемых ИМС; б) технического проектирования, при котором осуществляется компоновка строенной схемы в корпусах, на платах, в субблоках.

Такая стратегия построения схем сильно затрудняет проблему их схемно-конструктивной унификации и получения оценок сложности предстоящей реализации булевых формул в базисе унифицированных плат и субблоков.

Ниже излагается подход к проектированию нерегулярных комбинационных схем, при котором часть или все задачи технического проектирования решаются до или в ходе этапа логического проектирования, что позволяет устранить указанные выше ограничения.

Для устранения противоречия между избыточностью и номенклатурой предлагается использовать принцип многофункциональности, который в данном случае состоит в том, что из ИМС, серийно выпускаемых промышленностью, формируются НЛМ, которые и размещаются на плате или в субблоке.

Так как формирование модулей осуществляется по критерию минимума числа внешних выводов при заданных функциональных возможностях и модули реализуют формулы из сравнительно большого числа букв, объем внешнего монтажа резко сокращается при одновременном обеспечении широких функциональных возможностей унифицированной схемно-конструктивной единицы. Формирование унифицированных микросборок. Известно, что *в* настоящее время при построении устройств логического управления наиболее часто используются ИМС транзисторно-транзисторной логики потенциального типа (серии 133, 130, 136). Однако микросхемы этих серий (типа комбинационных схем) обладают сравнительно низким уровнем схемной интеграции, что приводит к большому объему неупорядоченного внешнего монтажа и к значительной трудоемкости его выполнения, а также к использованию сложных многослойных печатных плат.

С целью устранения указанных недостатков может быть выполнена разработка унифицированной системы сложных гибридных микросхем (микросборок) на базе ИМС указанных серий.

Предположим, что микросборки изготавливаются в трех конструктивных модификациях, отличающихся числом комплектующих ИМС (8; 4 и 2 микросхемы). Эти конструктивные модификации, условно названные большими (БИС), средними (СИС) и малыми интегральными схемами (МИС), имеют соответственно 34, 20 и 14 внешних выводов.

Если повышение уровня схемной интеграции регулярных схем при разработке этой системы осуществляется относительно просто, на основании общих методов теории автоматов, то проектирование унифицированных микросборок для реализации нерегулярных комбинационных схем вызывает серьезные трудности. Для их устранения было предложено сформировать по крайней мере одну микросборку системы из НЛМ, порождающие функции и таблицы настроек которых приведены в гл. 3.

При этом решаемая задача может быть сформулирована следующим образом: выбрать такие порождающие функции НЛМ, при реализации которых в базисе ИМС используемых серий удается согласовать вместимость микросборки по числу микросхем и числу внешних выводов и обеспечить ее высокую логическую эффективность.

В ходе исследования было установлено, что удовлетворить этим требованиям удается при использовании в составе микросборок НЛМ, универсальных в классе формул в базисе $\{\&, \vee, \bar{\ }\}$ из трех букв.

ПФ этого модуля имеет вид

$$F(z_1,...,z_4) = (z_1 \vee z_2 \vee z_3)z_4 \vee z_1z_2z_3 = z_1z_4 \vee z_2z_4 \vee z_3z_4 \vee z_1z_2z_3.$$

Для реализации этой функции (с точностью до инверсии) требуется всего лишь один корпус ИМС серии 133 - микросхема К1ЛР333, структура которой описывается функцией

$$y(x_1,...,x_9) = \overline{x_1x_2 \vee x_3x_4 \vee x_5x_6 \vee x_7x_8x_9},$$

так как при

$$x_1 = z_1; \quad x_4 = z_4; \quad x_7 = z_1;$$
$$x_2 = z_4; \quad x_5 = z_3; \quad x_8 = z_2;$$
$$x_3 = z_2; \quad x_6 = z_4; \quad x_9 = z_3;$$

справедливо соотношение

$$y(z_1,...,z_9) = \overline{z_1z_4 \vee z_2z_4 \vee z_3z_4 \vee z_1z_2z_3}.$$

Разработанный модуль (рис. 5-2) путем настройки реализует представителей всех PN-типов бесповторных формул в базисе $\{\&, \vee, \bar{\ }\}$ из трех и менее букв:

при $z_4 = 0$ $\quad y_1 = \bar{z}_1 \vee \bar{z}_2 \vee \bar{z}_3$; $\qquad$ при $z_4 = 0, z_3 = 1$ $\quad y_5 = \bar{z}_1 \vee \bar{z}_2$;

при $z_4 = 1$ $\quad y_1 = \bar{z}_1\bar{z}_2\bar{z}_3$; $\qquad$ при $z_4 = 1, z_3 = 0$ $\quad y_6 = \bar{z}_1\bar{z}_2$;

при $z_3 = 0 \quad y_1 = \bar{z}_1\bar{z}_2 \vee \bar{z}_4$;

при $z_3 = 1 \quad y_1 = (\bar{z}_1 \vee \bar{z}_2)\bar{z}_4$;

при $z_4 = 0, z_3 = z_2 = 1 \quad y_7 = \bar{z}_1$.

Число таких модулей, требующаяся для реализации произвольной формулы в базисе $\{\&, \vee, \bar{\ }\}$ из h букв, удовлетворяет неравенству

$$\left]\frac{h-1}{2}\right[\le L_1 \le \left]\frac{2(h-1)}{3}\right[. \qquad (5\text{-}8)$$

Покажем, что использование таких модулей в составе микросборок позволяет повысить функциональные возможности этих

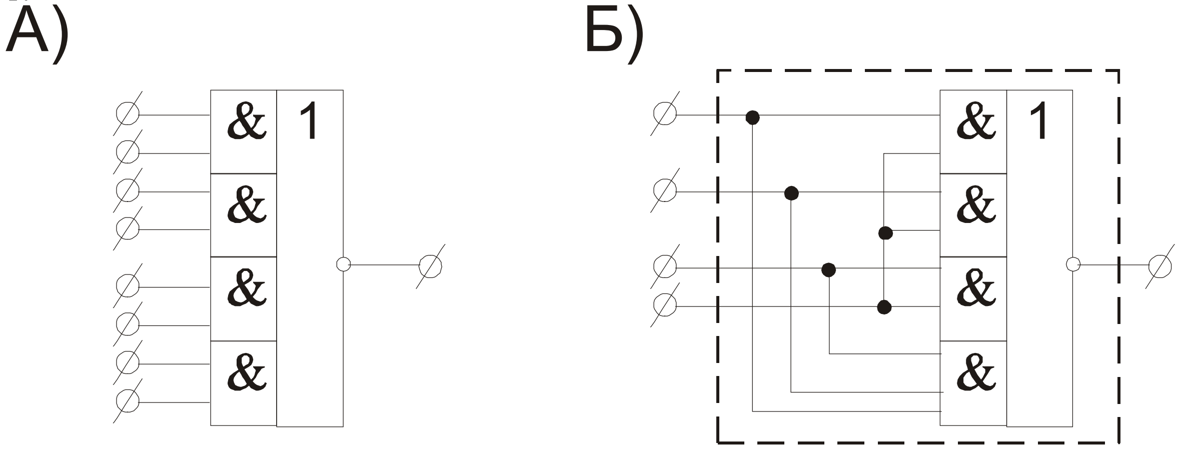


Рис. 5-2. Реализация настраиваемого логического модуля: а-микросхема К1ЛРЗЗЗ; *б* - настраиваемый логический модуль

микросборок по сравнению с применением в них непосредственно микросхем К.1ЛРЗЗЗ.

В § 5-1 для микросхемы К1ЛРЗЗЗ найдено значение $K_э$, которое равно 4,46, и поэтому для нее справедливо соотношение

$$\left]\frac{h-1}{3,36}\right[\le L_2 \le \left]\frac{2(h-1)}{4,46}\right[. \qquad (5\text{-}9)$$

Учитывая при этом, что число внешних выводов этой ИМС $m_2 = 10$, а число внешних выводов предложенного модуля $m_1 = 5$, можно утверждать, что ожидаемый выигрыш от использования разработанных модулей в составе микросборок определяется на основе следующего соотношения:

$$\varphi = \frac{m_2}{m_1}\frac{L_1}{L_2} = \frac{10}{5}\left(\frac{2}{3,36} \div \frac{3}{4,46}\right) = 1,19 \div 1,34. \qquad (5\text{-}10)$$

Применение предлагаемых модулей в составе микросборок среднего уровня интеграции позволяет согласовать между собой их вместимость по числу используемых ИМС и внешних выводов и обеспечивает высокую логическую эффективность микросборок при реализации нерегулярных комбинационных схем.

Действительно, так как в микросборке СИС, имеющей 20 внешних выводов, могут быть размещены четыре ИМС, то при установке в ней трех не связанных между собой модулей, рассмотренных выше, удается задействовать 17 внешних выводов (3Х5 плюс 2 для подачи питания) и три ИМС. Оставшиеся три вывода и одну ИМС (К1ЛБЗЗЗ) удастся использовать, если вывести для каждого модуля по второму (инверсному) выходу (рис. 5-3). Наличие двух выходов (прямого и инверсного) у каждого модуля позволяет при неравнодоступности выходов *ИИ* в ряде случаев уменьшить необходимое число инверторов.

Число таких микросборок, требующихся для реализации произвольной формулы в базисе $\{\&, \vee, \bar{\ }\}$ из h букв и при использовании PN-классификации, удовлетворяет неравенству

$$\left]\frac{h-1}{6}\right[\le L_M \le \left]\frac{2(h-1)}{9}\right[. \qquad (5\text{-}11)$$

Рациональное использование микросборок этого типа обеспечивается на основе метода синтеза, изложенного в гл. 4. Подход изложенный выше, распространяется и на схемно-конструктивные единицы более высокого уровня интеграции по сравнению с микросборками, рассмотренными выше.
Формирование унифицированных плат. Пусть имеется плата размером 90 X 90 мм с 54 внешними выводами, два из которых используются для подачи питания. На этой плате могут быть размещены 12 ИМС серии 133. Так как каждая ИМС имеет 12 логических входов и выходов, то суммарное число внешних логических выводов у этих ИМС равно 144.
Следовательно, решаемая задача сводится к тому, чтобы уменьшить внешний монтаж в (144/52) = 2,78 раза и обеспечить при этом широкие функциональные возможности платы при реализации различных нерегулярных комбинационных схем. Решение этой задачи состоит в использовании НЛМ, универсальных в классе формул в базисе $\{\&, \vee, \bar{\ }\}$. Выбор модуля, универсального в классе формул в указанном базисе из трех букв,

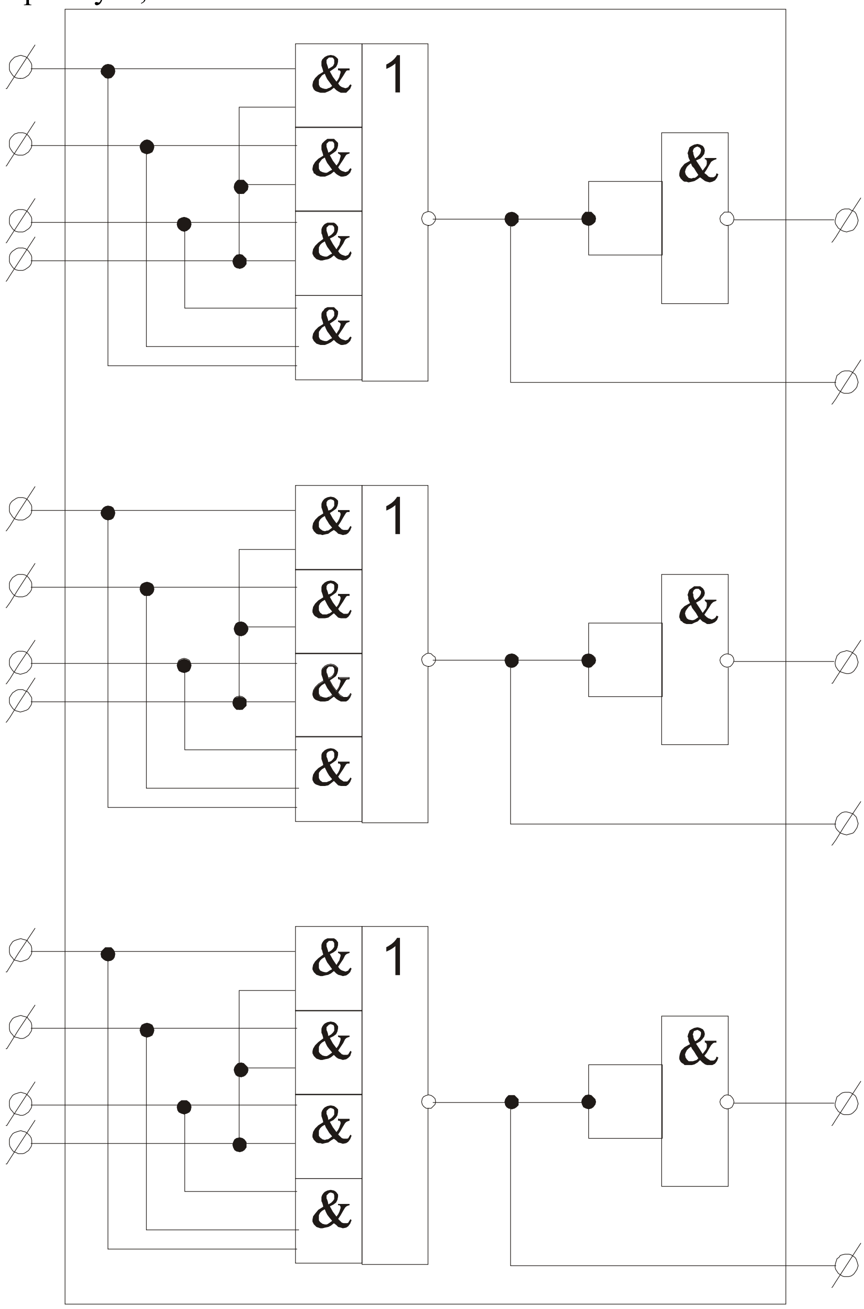


Рис. 5-3. Микросборка среднего уровня интеграции

в качестве базовой схемы позволяет удовлетворить перечисленные выше требования.

Как было показано выше, один такой модуль, реализующий при настройке положительно-монотонные формулы из трех букв, имеет пять внешних выводов и может быть построен на одной микросхеме К1ЛР333 и одной четверти микросхемы К1ЛБ333. Для реализации девяти таких модулей потребуется девять микросхем К1ЛР333, три микросхемы К1ЛБ333 и 45 внешних выводов. Оставшиеся незадействованными три вентиля «И - НЕ» ИМС К1ЛБ333 и шесть внешних выводов используются для реализации трех инверторов. Один внешний вывод платы остается свободным и не используется.

Реализация комбинационных схем в базисе таких плат также осуществляется на основе метода, изложенного в гл. 4. При этом число плат, требующихся для реализации системы из N формул, заданных в базисе $\{\&,\vee,\overline{\ }\}$, в правых частях которых содержится H букв, определяется из соотношения

$$\left]\frac{\left]\frac{H-N}{2}\right[}{9}\right[\le L_n \le \left]\frac{\left]\frac{2(H-N)}{3}\right[+N-1}{9}\right[. \qquad (5\text{-}12)$$

Сформированные платы устанавливаются в субблоки, имеющие разъемы для соединения с монтажным комплектом. В одном субблоке могут быть размещены восемь таких плат (по четыре с каждой стороны), которые соединяются между собой неунифицированным проводным монтажом. Таким образом, число субблоков, построенных из предложенных плат, требующихся для реализации системы из N формул, удовлетворяет неравенству

$$\left]\frac{\left]\frac{H-N}{2}\right[}{72}\right[\le L_c \le \left]\frac{\left]\frac{2(H-N)}{3}\right[+N-1}{72}\right[. \qquad (5\text{-}13)$$

Надо отметить, что при использовании предложенных плат унификация на уровне субблоков отсутствует. Это приводит к необходимости иметь в составе ЗИП разнотипные (по схеме соединения плат) субблоки. Дальнейшее повышение уровня унификации связано с разработкой метода построения унифицированных субблоков.

Формирование унифицированных субблоков. Предположим, что при построении систем управления применяются конструктивно-унифицированные субблоки, в каждом из которых со стороны монтажа может быть установлен разъем на 122 контакта, а с «лицевой» стороны - разъем на 61 контакт. Допустим, что в этом субблоке могут быть расположены две конструктивно-унифицированные платы, на каждой из которых могут быть размещены по 30 ИМС серии 133.

Требуется разработать унифицированную схему этого субблока, позволяющую согласовать его вместимость по числу ИМС

и внешних выводов и обеспечить при этом широкие функциональные возможности при реализации нерегулярных комбинационных схем различных систем управления, описываемых булевыми формулами в базисе $\{\&,\vee,\overline{\ }\}$. Эти формулы отличаются числом букв, а при одном и том же числе букв - структурой.

Для того чтобы при фиксированном числе букв отсутствовала зависимость схемы субблока от структуры реализуемых формул, выберем в качестве базовых схем, из которых он строится, НЛМ, универсальные для класса формул в базисе $\{\&,\vee,\overline{\ }\}$, порождающие функции которых приведены в гл. 3, а для того чтобы отсутствовала зависимость также и от числа букв, выберем однотипные модули.

Для решения сформулированной задачи применим НЛМ, у которых информационные и настроечные входы независимы. Использование таких модулей позволяет частично разгрузить разъем, связанный с монтажным комплектом, так как при этом настроечные входы модулей можно соединить с разъемом, установленным с «лицевой» стороны платы. При выборе в качестве базовой ячейки субблока модуля, универсального в классе формул в базисе $\{\&,\vee,\overline{\ }\}$ из трех букв, обладающего указанным свойством, поставленная задача может быть решена достаточно эффективно. Действительно, один такой модуль имеет три информационных и два настроечных входа, один выход и реализуется с помощью двух ИМС серии 133, и поэтому, если на каждой плате разместить по 15 таких модулей, то задача согласования будет решена, так как будут использованы все 60 ИМС, 60 выводов настроечного поля и 120 выводов разъема (без учета выводов для подачи питания).

При применении субблока, сформированного указанным способом, выполняется неравенство

$$\left]\frac{\left]\frac{H-N}{2}\right[}{30}\right[\le L_{1c} \le \left]\frac{\left]\frac{2(H-N)}{3}\right[+N-1}{30}\right[. \qquad (5\text{-}14)$$

Покажем, что применение настроечного поля приводит к значительному расширению функциональных возможностей субблока практически без увеличения его размеров, по сравнению с конструкцией, в которой такое поле не применяется. Предположим, что «лицевой» разъем не используется, а субблок формируется из НЛМ, универсальных в классе формул в указанном базисе из трех букв, у которых информационные и настроечные входы разделены лишь частично. Каждый такой модуль имеет четыре входа, один выход и реализуется $1\frac{1}{4}$ корпуса. Поэтому в субблоке может быть размещено лишь (120/5) = 24 модуля, построенных на 30 ИМС. При этом остальные 30 ИМС могут не устанавливаться, так как свободные внешние выводы на разъеме субблока отсутствуют.

Таким образом, использование предложенного подхода позволяет без увеличения размеров субблока расширить его функциональные возможности в 1,25 раза.

При этом отметим, что второй способ формирования унифицированных субблоков (без применения «лицевого» разъема) обеспечивает, в свою очередь, значительно большие функциональные возможности по сравнению со способом, известным из литературы [17], при котором к разъему подсоединяются ИМС без предварительного формирования из них модулей, обладающих минимальным числом внешних выводов. В этом случае в субблоке может быть размещено лишь (120/12) = 10 ИМС.